

1. A/D a D/A převodníky

Analogově-číslicové (dále jen A/D) a číslicově-analogové (dále jen D/A) převodníky (také ADC a DAC) nacházejí uplatnění všude tam, kde je třeba analogový signál číslicově zpracovat nebo analogový signál z číslicového vytvořit. Je třeba si uvědomit, že většina veličin má analogový charakter (teplota, tlak, pohyb, lidský hlas apod.). Na druhou stranu má však číslicové zpracování analogových signálů řadu výhod, které jsou podpořeny ještě relativní dostupností a nízkou cenou technického vybavení pro zpracování číslicových signálů, tj. logických kombinačních a sekvenčních obvodů, mikroprocesorů, pamětí aj. Oba druhy převodníků mohou být realizovány buďto výhradně technickými, nebo kombinací technických a programových prostředků.

1.1. Vlastnosti D/A převodníků

D/A převodníky zajišťují převod vstupní číslicové informace (datového slova) na výstupní analogový signál, obvykle na odpovídající hodnotu elektrického napětí (méně často elektrického proudu). Na výstupu převodníku však nemůžeme nastavit libovolnou hodnotu analogového signálu, výstupní signál je schodovitý, jeho hodnoty mohou nabývat pouze diskrétních hodnot. Chyba způsobená diskrétními úrovněmi výstupního signálu se nazývá **kvantizační chyba**. Maximální nepřesnost, tj. rozdíl mezi požadovanou a nastavenou hodnotou výstupního signálu je dán polovinou přírůstku výstupního signálu, odpovídajícímu nejnižšímu bitu vstupního datového slova (LSB).

Dalším důležitým parametrem je **rozlišovací schopnost (kvantizační krok) Q**. Je vyjadřována počtem diskrétních stupňů výstupního analogového signálu a je v přímé souvislosti s počtem bitů vstupního datového slova n :

$$Q = \frac{1}{2^n - 1} \quad (4.1)$$

Je-li na vstupu převodníku nulové datové slovo, signál na výstupu převodníku si označme S_{\min} , při největším n -bitovém datovém slovu označme výstupní signál S_{\max} . Definujme si **výstupní rozsah převodníku** jako rozdíl mezi minimálním a maximálním signálem (maximální rozkmit). Tento rozsah je úměrný referenčnímu zdroji S_{ref} na D/A převodníku a je možné jej měnit. Rozsahy převodníků jsou buďto souměrné – bipolární (např. $\pm 10V$) nebo nesouměrné – unipolární (S_{\min} je obvykle nulové – např. rozsah $0 \div 10V$). Známe-li rozsah n -bitového převodníku a jeho vstupní datové slovo N (dosazujeme v desítkové soustavě), pak lze spočítat výstupní analogový signál:

$$S_{výst} = N \frac{S_{\max} - S_{\min}}{2^n - 1} + S_{\min} \quad (4.2)$$

Příklad 4.1:

Jaké je výstupní analogové napětí osmibitového D/A převodníku, je-li jeho rozsah $\pm 5V$ a na jeho vstupu je binární číslo 10010011?

Než dosadíme do vztahu (4.2), převedeme si vstupní slovo do desítkové soustavy – získáme číslo 147.

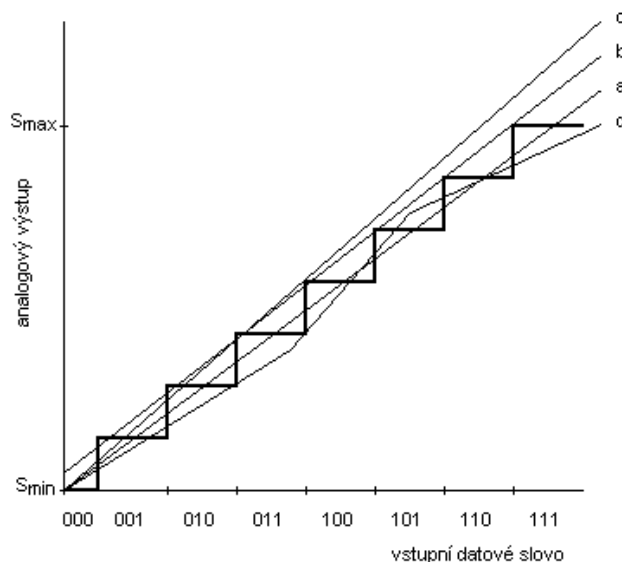
$$U_{výst} = 147 \frac{5 - (-5)}{2^8 - 1} + (-5) \approx 0,76 V$$

Dalším důležitým parametrem je **přesnost převodu** vstupního datového slova na výstupní analogový signál. Příklad ideální převodní charakteristiky (udávající závislost mezi vstupním datovým slovem a výstupní analogovou veličinou), pro jednoduchost pouze 3-bitového D/A převodníku, je uveden na Obr. 1-1 spolu s možnými chybami převodu. Uvažovaný 3-bitový převodník má osm kódovaných vstupních úrovní, daných datovými slovy 000 – 111, ze kterých získáme sedm ($2^n - 1$) úrovní normalizovaného výstupního signálu (vztaženého k referenčnímu signálu S_{ref}) v rozsahu S_{\min} až S_{\max} . V praxi se reálná převodní charakteristika liší od ideální (charakteristika a) vlivem napětového posunu (označované též chyba nuly či offset) (charakteristika b), změnou zisku (chybou rozsahu) (charakteristika c) nebo nelinearitou převodníku (charakteristika d). Celková přesnost převodníku je pochopitelně také podstatně závislá na

stabilitě zdroje referenčního napětí. **Nestabilita zdroje referenčního napětí** ovlivňuje přesnost převodu, nemá však vliv na rozlišovací schopnost převodníku a na jeho linearitu.

Významným parametrem je **maximální rychlost převodu**, která je určena počtem vstupních datových slov, která jsou převodníkem převedena na výstupní analogovou veličinu za jednotku času. Někdy se též uvádí **doba převodu** jako převrácená hodnota rychlosti převodu. Je to časový interval mezi přivedením vstupního datového slova na vstup převodníku a okamžikem dosažení ustálené hodnoty výstupního analogového signálu.

Základní aplikací D/A převodníků ve spojení s mikroprocesorem, resp. počítačem je generování různých hodnot, popř. různých průběhů výstupního napětí. Toto napětí může být buď přímo použito pro řízení připojených akčních členů nebo může sloužit jako vstupní napětí pro připojený převodník napětí na jinou elektrickou nebo neelektrickou veličinu.

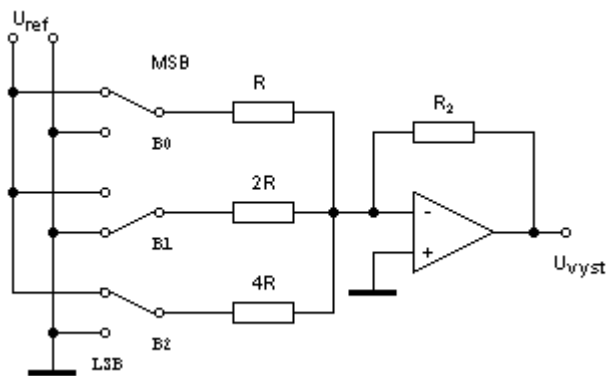


Obr. 1-1 Převodní charakteristika D/A převodníku

1.2. Typy D/A převodníků

Typy D/A převodníků nejčastěji dělíme na **přímé** a **nepřímé**. U přímých převodníků je vstupní datové slovo přímo převedeno na výstupní napětí, příp. proud. Tyto převodníky jsou nejčastěji řešeny pomocí příčkové nebo váhové struktury odporové sítě. Základní charakteristikou nepřímých D/A převodníků je rozdělení převodu na dvě části – v první části je číslicová veličina převedena na pomocný diskretní signál (na šířku pulsu nebo počet pulsů za jednotku času), který je ve druhé části převeden na výstupní analogový signál.

Princip D/A převodníku váhovou strukturou odporové sítě je znázorněn na Obr. 1-2. Řídicí veličinou je vstupní datové slovo, předávané prostřednictvím datové sběrnice. Jednotlivé bity vstupního slova s vahou $2^0, 2^1, 2^2, \dots, 2^n$ ovládají jednotlivé elektrické přepínače, které mají v sérii odpory o takových hodnotách, že každá další hodnota je vždy dvojnásobkem předcházející. V případě Obr. 1-2, kde je ukázána realizace 3-bitového D/A převodníku, mají zmiňované odpory hodnoty $4R, 2R$ a R (počínaje přepínačem s nejnižší vahou (odpovídající bitu B_2)). Při spínání jednotlivých přepínačů se mění celkový přenos výstupního zesilovače (princip součtového zesilovače). Pro napětí na výstupu převodníku můžeme psát:



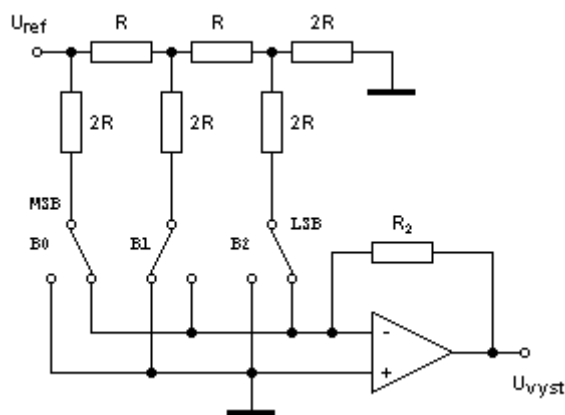
Obr. 1-2 Tříbitový D/A převodník s váhovou strukturou odporové sítě

$$U_{vyst} = -U_{ref} \frac{R_2}{R} \sum_{i=0}^n \frac{B_i}{2^i} \quad (4.3)$$

kde n je počet bitů datového slova a B_i nabývá hodnot 0 nebo 1 podle stavu příslušného spínače.

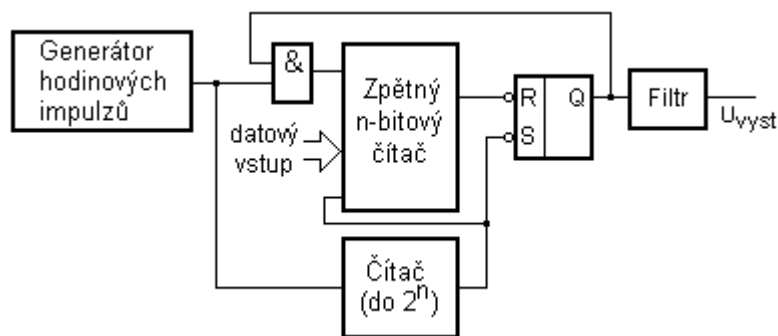
Takovýto D/A převodník je rychlý, ale méně přesný. Odporová síť má velmi rozdílné hodnoty odporů a přesnost těchto odporů v jednotlivých bitech datového slova se projevuje různě na výsledné přesnosti.

D/A převodník s příčkovou strukturou odporové sítě (Obr. 1-3), v tomto případě s odporovou sítí $R - 2R$. Vstupní proud z referenčního zdroje napětí se dělí v každém uzlu a odpovídá dvojkové váze. Jelikož odpory mají stejnou, resp. srovnatelnou hodnotu, mohou být vyrobeny stejnou technologií, čímž dosáhneme snadněji jejich stejnou toleranci a teplotní závislost. Struktura odporové sítě je uspořádána tak, že příspěvek každého následujícího bitu nalevo od každého uzlu je R . V důsledku toho příspěvek následujícího bitu k výstupnímu analogovému napětí se vždy zmenšuje s násobkem 0,5. Pomocí principu superpozice dostaneme stejný vztah pro výstupní analogové napětí jako v předchozího převodníku (4.3).



Obr. 1-3 Tříbitový D/A převodník s příčkovou strukturou odporové sítě

U nepřímých D/A převodníků má buď pomocný signál tvar impulzu, měřenosnou veličinou je šířka impulzu konstantní amplitudy, příp. poměr šířky impulzu k době převodu (střída) - převodníky s pulzně šířkovou modulací (PWM – Pulse Width Modulation) nebo je pomocný signál tvořen skupinou impulzů, měřenosnou veličinou je počet impulzů konstantní šířky a amplitudy během doby převodu – převodníky s modulací hustotou pulzů (PDM – Pulse Density Modulation). Popíšme si jedno z možných principů zapojení **D/A převodníku s PWM** (Obr. 1-4). Vstupní datové slovo slouží jako předvolba zpětného čítače, taktovaného generátorem hodinových impulzů. Při průchodu tohoto čítače nulou překlápí



Obr. 1-4 D/A převodník s PWM

klopný obvod RS do nulového stavu, čímž se zastaví odečítání zpětného čítače. Po uplynutí doby převodu, určené druhým n -bitovým čítačem, je klopný obvod RS překlápen do jednotkového stavu a převod se opakuje. Impulzy jsou potom převedeny na analogový signál pomocí filtru; filtrování může být realizováno také např. setrvačností připojeného akčního členu (topení, motor).

Na závěr této kapitoly o D/A převodnících si uvedme jejich některé

současné reálné katalogové hodnoty. Nejdůležitějším parametrem bývá počet bitů (rozlišení), který se pohybuje od 8 do 16. Významným kritériem pro výběr D/A převodníku je doba převodu, která bývá převážně od 0,01 do 25 μs . Dále je důležité, v jaké formě do převodníku vstupuje datové slovo – buďto paralelně, nebo sériově (nejčastěji dvou vodičovým rozhraním I^2C nebo třívodičovým rozhraním SPI). Napájecí napětí převodníků je buď jednoduché (např. +3,3 V; +12 V) nebo souměrné (např. ± 15 V), referenční napětí bývá nižší než napájecí (max. $0,9U_{DD}$), např. 2,5 nebo 5 V.

1.3. Vlastnosti A/D převodníků

A/D převodníky zajišťují převod vstupního analogového signálu na výstupní číslicový signál. Vstupním signálem je nejčastěji napětí, výstupem pak datové slovo o stanoveném počtu bitů. Pevod spojitého analogového signálu na diskrétní číslicový tvar se u většiny převodníků provádí ve dvou krocích. Analogový se nejprve periodicky **vzorkuje**, tj. získává se sled úzkých impulsů, jejichž amplitudy odpovídají analogovému signálu v příslušných časových okamžicích. Ve druhém kroku jsou amplitudy jednotlivých signálů převáděny tzv. **kvantováním** na číslicový tvar. Kvantizace přiřazuje jednotlivým vzorkům diskrétní hodnotu (výstupní datové slovo).

Přesnost převodu není teoreticky omezena, ale musíme dodržet následující zásady:

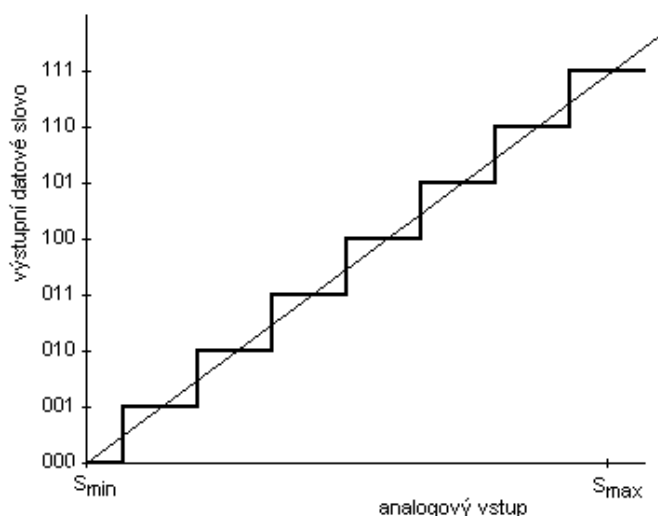
- vzorkování analogového signálu je prováděno alespoň s dvojnásobným opakovacím kmitočtem než je nejvyšší harmonická složka snímaného analogového napětí (Nyquistův teorém),
- vzorkovací impulsy jsou dostatečně úzké,
- kvantování vzorkovacích impulsů je dostatečně „jemné“, tj. číslo vyjadřující amplitudu má dostatečný počet řádů, tedy výstupní datové slovo má dostatečný počet bitů.

Uvedené procesy mají své technické možnosti. Rychlost změny analogového signálu, kterou je možno zachytit a digitalizovat, má své meze v rychlosti a rozlišovací schopnosti kvantovacího obvodu A/D převodníku.

Rychlost vzorkování vstupního signálu patří mezi nejvýznamnější parametry A/D převodníků. Musí být dostatečně vysoká vzhledem k nejvyšší kmitočtové složce vstupního analogového napětí – jak již bylo uvedeno, je nutné přenést více jak dva body amplitudy nejvyšší kmitočtové složky sledovaného signálu. Pokud nás naopak některá vyšší harmonická složka nezajímá nebo způsobuje chybu v následném zpracování dat (např. šumový signál), je možno ji odstranit vhodnou dolní propustí.

Rychlost převodu je u A/D převodníků obvykle shodná s rychlostí vzorkování, resp. naopak, rychlost vzorkování vyplývá z nejkratší možné doby převodu. **Doba převodu** může být určena jako doba, která uplyne od okamžiku přivedení vstupního analogového napětí na vstup převodníku, až do doby, kdy je výstupu převodníku k dispozici platné výstupní datové slovo. Může být rovněž vyjádřena počtem úplných převodů za jednotku času nebo počtem bitů za jednotku času.

Obdobně jako u D/A převodníku je definována **rozlišovací schopnost** – je určena počtem úrovní, na něž je rozdělen rozsah dovoleného vstupního napětí a platí pro ni vztah (4.1). Je třeba si uvědomit, že čím je větší rozlišovací schopnost, tím je nižší rychlost převodu.



Obr. 1-5 Přebodní charakteristika A/D převodníku

Rozlišovací schopnost se současně rovná **kvantizačnímu kroku Q**. Chybu vzniklou kvantováním shodně nazýváme (jako u D/A převodníků) **kvantizační chyba**. Může dosahovat maximální hodnoty rovné polovině hodnoty změny napětí, která by vyvolala změnu výstupního datového slova o jeden bit nejnižšího řádu (LSB). Maximální chyba převodu je tedy u ideálního převodníku $\pm Q/2$. Na Obr. 1-5 je znázorněna ideální převodní charakteristika A/D převodníku. Změny převodní charakteristiky od ideálního tvaru jsou dalším zdrojem chyb. Tyto chyby jsou analogické chybám, o kterých jsme se zmiňovali u D/A převodníků (chyby způsobené napětovým posunem, změnou zisku převodníku a nelinearitou převodníku).

Schodovitý průběh převodní charakteristiky způsobuje odchylku od ideálního průběhu a projevuje se jako **kvantizační šum SNR** (Signal-to-Noise Ratio). Pro sinusový signál je teoretické SNR dáno vztahem:

$$SNR = 6,02n + 1,76 \quad [\text{dB}] \quad (4.4)$$

kde n je počet bitů datového slova (rozlišení). Vlivem chyb převodníku je však skutečné SNR odlišné od ideálního, a proto pro porovnání kvality A/D převodníků zavádíme **efektivní počet bitů ENOB** (Effective Number Of Bits):

$$ENOB = \frac{SNR - 1,76}{6,02} \leq n \quad (4.5)$$

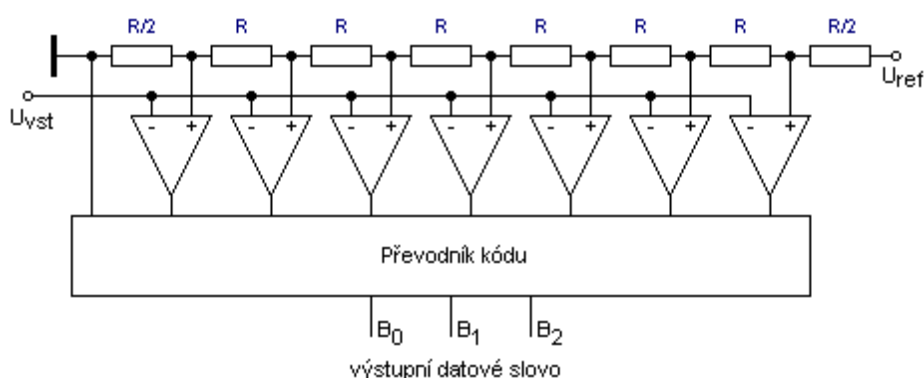
1.4. Typy A/D převodníků

A/D převodníky můžeme dělit podle různých kritérií. Podle způsobu činnosti dělíme převodníky na synchronní a asynchronní. U **synchronních převodníků** probíhá převod analogového napětí na výstupní datové slovo v určitém počtu kroků, které se uskutečňují synchronně s hodinovými (taktovacími) impulsy, u **asynchronních převodníků** může být převod rovněž uskutečněn v několika krocích, ovšem doba trvání těchto kroků závisí výhradně na časové odezvě dílčích obvodů převodníku a na jejich zpoždění.

Jiné rozdělení A/D převodníků je podle vstupního signálu na přímé a nepřímé. **Přímé převodníky** převádějí přímo vstupní analogové napětí na výstupní slovo, u **nepřímých převodníků** se vstupní analogové napětí nejprve převádí určitým obvodem na jinou analogovou veličinu (např. na dobu trvání impulsu) a dalším obvodem je teprve tato veličina převedena na výstupní datové slovo.

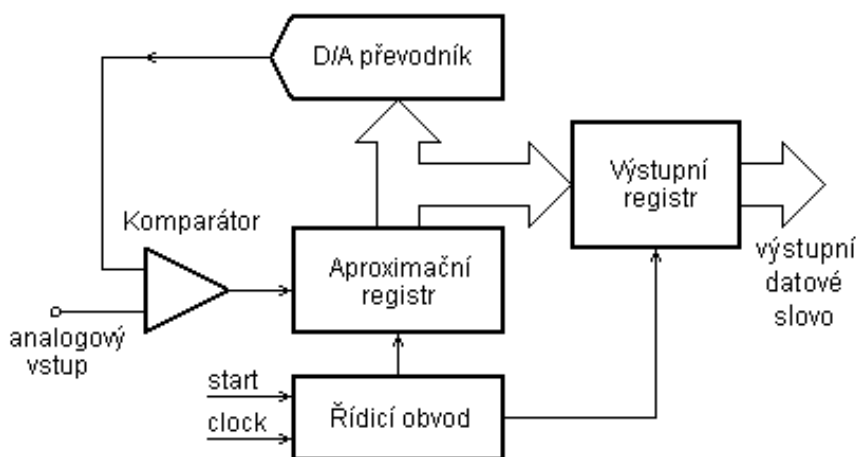
Paralelní A/D převodník je nejrychlejší a současně principiálně nejjednodušším typem přímého A/D převodníku. Princip převodníku je znázorněn na Obr. 1-6. Vstupní analogové napětí je přiváděno současně na vstupy soustavy m napěťových komparátorů (pro n -bitové datové slovo je jejich počet $m = 2^n - 1$). Na těchto komparátorech se toto napětí porovnává s určitým referenčním napětím U_{ref} (pro každý komparátor rozdílným, daným odporovým děličem) a výstup jednotlivých komparátorů překlápí v případě, že $U_{vst} \geq U_{ref}$. Převaděč kódu pak převede výstupy z napěťových komparátorů na výstupní datové slovo.

Doba převodu paralelního převodníku je určena přenosovým zpožděním, resp. dobou ustálení napěťových komparátorů a přenosovým zpožděním v převodníku kódu. Převodníky tohoto typu jsou rychlé, ale nákladné (velký počet napěťových komparátorů).



Obr. 1-6 Tříbitový paralelní A/D převodník

A/D převodník s postupnou aproximací realizuje převod vstupního analogového napětí na výstupní datové slovo postupně po krocích, jejichž počet je roven počtu bitů výstupního datového slova. Blokové schéma A/D převodníku je na Obr. 1-7. Tento převodník v sobě obsahuje D/A převodník, napěťový (výjimečně proudový) komparátor, aproximační registr a výstupní registr. Převod se provádí postupně, od nejvyššího bitu směrem k nižším metodou půlení intervalu. Řídící obvod převodníku nastaví hodnotu testovaného bitu (testované napěťové úrovně) na hodnotu 1, D/A převodníkem je generováno příslušné referenční napětí a napěťový komparátor porovná toto napětí se vstupním napětím. Je-li vstupní napětí větší než referenční, zůstane v příslušném bitu datového slova v aproximačním registru uchována jednička, v opačném případě se na toto místo dosadí nula. Převod pak pokračuje nastavením následujícího (nižšího) bitu datového slova na jedničku a porovnání příslušné napěťové úrovně, přitom hodnoty vyšších bitů zůstávají zachovány. Na Obr. 1-8 je ukázána činnost tříbitového aproximačního A/D převodníku při vstupní poměrné hodnotě 4,4. V prvním kroku komparátor vyhodnotí hodnotu vyšší než 100 a na místě nejvyššího řádu nechá 1. Ve druhém kroku porovnává vstup s hodnotou 110 a do řádu 2^1 umístí 0. Ve třetím kroku je porovnáván vstup s hodnotou 101 a do nejnižšího řádu je umístěna 0. Výsledkem je tedy hodnota 100, která by se neměla od skutečné hodnoty lišit více jak $Q/2$.

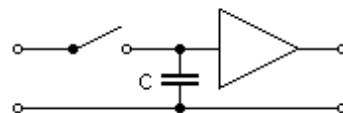


Obr. 1-7 A/D převodník s postupnou aproximací

úroveň	1.krok	2.krok	3.krok
111	1	—	1
110	1	—	1
101	1	—	0
vstup	1	—	0
011	0	—	—
010	0	—	—
001	0	—	—
000	0	—	—
	2^2	2^1	2^0

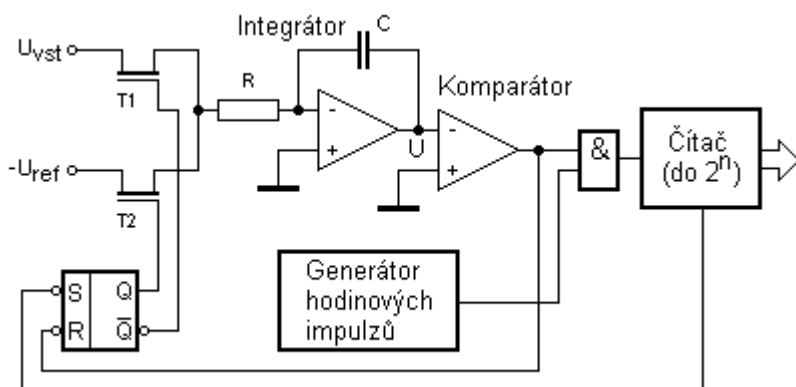
Obr. 1-8 Princip činnosti tříbitového převodníku

Výhody a nevýhody u tohoto typu převodu jsou opačné než u paralelního A/D převodníku – jeho obvodová realizace je relativně jednoduchá, funkci řídicího členu může převzít i mikroprocesor; nevýhodou je celková doba převodu, která je přímo úměrná počtu bitů výstupního datového slova. Po celou dobu převodu se vstupní napětí nesmí měnit, což lze zajistit jednoduchým vzorkovacím obvodem (Obr. 1-9). Vstupní analogové napětí při sepnutém spínači nabije kondenzátor C a před začátkem převodu spínač rozeptne. Díky velkému vstupnímu odporu připojeného zesilovače ($A_u = 1$) je napětí na kondenzátoru po dobu převodu konstantní.

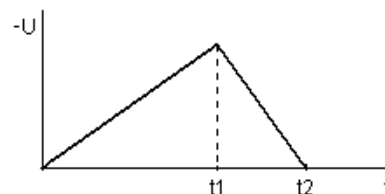


Obr. 1-9 Vzorkovací obvod

A/D převodník s dvojitou integrací je příkladem nepřímého převodníku, u kterého je vstupní analogové napětí nejdříve převedeno na dobu trvání určitého elektrického signálu a velikost vstupního napětí je určována podle hodnoty slova v čítači, který je tímto napětím zprostředkováně řízen. Schéma zapojení tohoto převodníku je na Obr. 1-10. Princip činnosti je následující: A/D převod se uskutečňuje ve dvou fázích – v první fázi, v době od počátku převodu do doby t_1 , je vodivý spínač T1 a na vstup integračního obvodu je přiváděno kladné vstupní analogové napětí, které se integrátorem integruje na záporné. Protože porovnávací vstup komparátoru je na nulovém napětí, je jeho výstup na hodnotě log.1 a přes součinné hradlo jsou na vstup čítače přiváděny impulzy z generátoru hodinových impulzů. Po naplnění čítače následující hodinový impulz vyvolá přetečení čítače, který změní stav klop-



Obr. 1-10 Princip A/D převodníku s dvojitou integrací



Obr. 1-11 Průběh napětí na integrátoru

ného obvodu RS na vstupu a tím dojde k přepnutí vstupních spínačů. Vodivým je nyní spínač T2 a na vstup komparátoru je přiváděno záporné referenční napětí $-U_{ref}$. Toto napětí je integrováno během doby mezi časy t_1 a t_2 , přitom t_2 je čas, ve kterém je napětí na výstupu integrátoru nulové, tzn. výstup komparátoru se změní na log.0. Tím se uzavře součinné hradlo a čítač přestane čítat impulzy z generátoru hodinového signálu. Lze ukázat, že hodnota v čítači je úměrná známé hodnotě referenčního napětí a neznámé hodnotě vstupního analogového napětí. Lze odvodit, že vstupní napětí je rovno

$$U_{vst} = U_{ref} \frac{N}{2^n} \quad (4.6)$$

kde n je počet bitů čítače a N je hodnota v čítači v době t_2 .

Popsaný A/D převodník s dvojitou integrací je možno charakterizovat poměrně malou rychlostí převodu, značnou dosažitelnou přesností a obvodovou jednoduchostí bez větších nároků na přesnost většiny prvků. Zdrojem nepřesností je nedokonalost spínacích vlastností a zpoždění tranzistorů T1 a T2, nepřesnost zdroje referenčního napětí a nelinearita integračního obvodu. Přesnost neovlivňuje skutečné prahové napětí komparátoru, ani jeho zpoždění, které se vzájemně ruší při integraci U_{vst} a U_{ref} .

V současné době se velice rozšířily **A/D převodníky typu sigma-delta**. Jádrem tohoto synchronního převodníku je opět integrátor a komparátor, který generuje sled pulzů, jejichž střední hodnota počtu za určitý interval odpovídá vstupnímu napětí. Střední hodnota se vytváří v číslicovém filtru. Podrobnější popis překračuje rámec tohoto skriptu.

Na závěr se ještě podívejme, jaké jsou katalogové hodnoty současných A/D převodníků. Nejdůležitější parametry jednotlivých typů jsou uvedeny v Tab. 1. Významným parametrem převodníků je také vzorkovací rychlost (typicky 1 až 1000 kHz), případně její opačná hodnota – čas konverze. Rozsah vstupního napětí převodníků bývá od 0 do $+U_{ref}$ nebo $\pm U_{ref}/2$, kde U_{ref} je interní nebo externí referenční napětí (nejčastěji 1,2 V, 2,5 V a 5 V). Napájecí napětí buď jedno (např. +5V) nebo dvě (např. +5 V až –12V). Důležitým parametrem je také počet vstupních kanálů analogové veličiny (typicky 1, 2, 4 a 8), které jsou multiplexovány na jeden A/D převodník, což přináší zejména cenové úspory. Výstupní rozhraní jsou obdobná jako u D/A převodníků (paralelní či sériová).

Typ	Rozlišení [bit]	Rychlost převodu [Hz]
Paralelní	6 ... 10	$10^7 \dots 3 \cdot 10^9$
Aproximační	8 ... 16	$3 \cdot 10^4 \dots 3 \cdot 10^6$
Integrační	10 ... 27	$10^{-1} \dots 10^3$
Sigma-delta	16 ... 24	$10^1 \dots 10^5$

Tab. 1 Parametry A/D převodníků